

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-31313

(43)公開日 平成11年(1999)2月2日

(51)Int.Cl.<sup>6</sup>  
G 11 B 5/39  
H 01 F 41/18  
H 01 L 43/08  
43/12

識別記号

F I  
G 11 B 5/39  
H 01 F 41/18  
H 01 L 43/08  
43/12

(21)出願番号 特願平10-127982  
(22)出願日 平成10年(1998)5月11日  
(31)優先権主張番号 特願平9-124563  
(32)優先日 平9(1997)5月14日  
(33)優先権主張国 日本 (JP)

審査請求・未請求 請求項の数22 OL (全 9 頁)

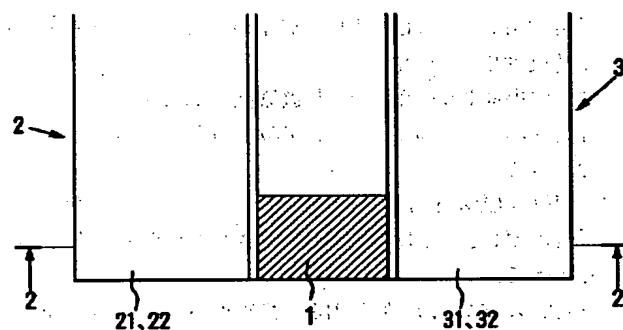
(71)出願人 000003067  
ティーディーケイ株式会社  
東京都中央区日本橋1丁目13番1号  
(72)発明者 金沢 潔登  
東京都中央区日本橋1丁目13番1号 ティ  
一ディーケイ株式会社内  
(72)発明者 中川 善朗  
東京都中央区日本橋1丁目13番1号 ティ  
一ディーケイ株式会社内  
(74)代理人 弁理士 阿部 美次郎

(54)【発明の名称】 磁気抵抗効果素子及びその製造方法

(57)【要約】

【課題】 不感帯域による電気抵抗値増大を招くことのないMR素子、薄膜磁気ヘッド、及び、それらの製造方法を提供する。

【解決手段】 端部受動領域2、3は中央能動領域の両側端に備えられ、それぞれには、磁区制御膜21、31と、導電膜22、32とを含む。磁区制御膜21、31は中央能動領域1の表面に部分的に重なる。導電膜22、32は磁区制御膜21、31の表面に付着され、磁区制御膜21、31及び中央能動領域1の表面に重なる。中央能動領域1の表面に対する導電膜22、32の重なり寸法W2は、中央能動領域1の表面に対する磁区制御膜21、31の重なり寸法W1よりも大きい。



## 【特許請求の範囲】

【請求項1】 中央能動領域と、端部受動領域とを含む磁気抵抗効果素子であつて、  
前記端部受動領域は、前記中央能動領域の両側端に備えられ、前記端部受動領域のそれぞれは、磁区制御膜と、導電膜とを含んでおり、  
前記磁区制御膜は、前記中央能動領域の表面に部分的に重なっており、  
前記導電膜は、前記磁区制御膜の表面に付着され、前記磁区制御膜及び前記中央能動領域の表面に重なっており、  
前記中央能動領域の表面に対する前記導電膜の重なり寸法は、前記中央能動領域の表面に対する前記磁区制御膜の重なり寸法よりも大きい。

【請求項2】 請求項1に記載された磁気抵抗効果素子であつて、  
前記中央能動領域の表面に対する前記導電膜の重なり寸法は、前記中央能動領域の両側端において均等である。

【請求項3】 請求項1または2の何れかに記載された磁気抵抗効果素子であつて、  
前記中央能動領域の表面に対する前記導電膜の重なり寸法は、前記中央能動領域に生じる不感帯域を越える。

【請求項4】 請求項3に記載された磁気抵抗効果素子であつて、  
前記不感帯域は、片側で略0.15～0.5μmである。

【請求項5】 請求項1乃至4の何れかに記載された磁気抵抗効果素子であつて、  
前記中央能動領域は、磁気異方性磁気抵抗効果膜を含む。

【請求項6】 請求項1乃至4の何れかに記載された磁気抵抗効果素子であつて、  
前記中央能動領域は、巨大磁気抵抗効果膜である。

【請求項7】 請求項6に記載された磁気抵抗効果素子であつて、  
前記巨大磁気抵抗効果膜は、スピナルブ膜を含む。

【請求項8】 請求項6に記載された磁気抵抗効果素子であつて、  
前記巨大磁気抵抗効果膜は、強磁性トンネル接合膜を含む。

【請求項9】 請求項1乃至8の何れかに記載された磁気抵抗効果素子であつて、  
前記磁区制御膜は、硬磁性膜を含む。

【請求項10】 請求項5に記載された磁気抵抗効果素子であつて、  
前記磁区制御膜は、反強磁性膜を含んでおり、前記反強磁性膜と前記磁気異方性磁気抵抗効果膜との間に生じる反強磁性一強磁性交換結合を利用して、前記磁気異方性磁気抵抗効果膜に縦バイアスを加える。

【請求項11】 磁気抵抗効果素子を含む薄膜磁気ヘッドであつて、

前記磁気抵抗効果素子は、請求項1乃至10の何れかに記載されたものである。

【請求項12】 請求項11に記載された薄膜磁気ヘッドであつて、  
前記磁気抵抗効果素子は、読み取り素子として用いられる。

【請求項13】 請求項12に記載された薄膜磁気ヘッドであつて、  
更に、書き込み素子を含む。

【請求項14】 請求項1乃至10の何れかに記載された磁気抵抗効果素子の製造方法であつて、  
前記磁気抵抗効果素子は、中央能動領域と、端部受動領域とを有しており、  
前記端部受動領域は、前記中央能動領域の両側端に備えられ、前記端部受動領域のそれぞれは、磁区制御膜と、導電膜とを含んでおり、  
前記磁区制御膜は、前記中央能動領域の表面に部分的に重なっており、  
前記導電膜は、前記磁区制御膜の表面に付着され、前記磁区制御膜及び前記中央能動領域の表面に重なっており、

前記中央能動領域の表面に対する前記導電膜の重なり寸法は、前記中央能動領域の表面に対する前記磁区制御膜の重なり寸法よりも大きくなつており、  
前記磁区制御膜及び前記導電膜は、真空成膜法によつて、互いに異なる成膜条件で成膜し、それによつて前記導電膜の前記中央能動領域に対する重なり寸法を、前記磁区制御膜のそれよりも大きくする。

【請求項15】 請求項14に記載された製造方法であつて、  
前記真空成膜法は、蒸着、スパッタリングまたは両者の組み合わせによつて実行される。

【請求項16】 請求項14に記載された製造方法であつて、  
前記真空成膜法は、スパッタリングであり、  
前記中央能動領域は、基板の一面上に成膜されており、  
前記中央能動領域の上方にマスクを配置し、  
前記基板の前記一面に対して垂直方向に入射する原子を主とする成膜条件で前記磁区制御膜を成膜した後、  
前記基板の前記一面に対して斜め方向に入射する原子を主とする成膜条件で、前記導電膜を成膜する。

【請求項17】 請求項14に記載された製造方法であつて、  
前記真空成膜法は、スパッタリングであり、  
前記基板は、回転板の上に搭載され、  
前記磁区制御膜は、前記回転板を静止させる静止成膜法で成膜し、  
前記導電膜は、前記回転板を公転させる回転成膜法で成膜する。

【請求項1.8】 請求項1.4に記載された製造方法であつて、

前記真空成膜法は、スパッタリングであり、

前記基板は、回転板の上に搭載され、

前記磁区制御膜は、マスクによる絞りと、前記回転板を公転させる回転成膜法との組み合わせによって成膜し、

前記導電膜は、前記回転板を公転させる回転成膜法によって成膜する。

【請求項1.9】 請求項1.4に記載された製造方法であつて、

前記真空成膜法は、スパッタリングであり、第1の回転板及び第2の回転板を含み、

前記第2の回転板は、第1の回転板上に設けられ、

前記基板は、前記第2の回転板の自転中心からオフセットを付して、前記第2の回転板の一面上に設けられ、

前記磁区制御膜は、マスクによる絞りと、前記第1の回転板を公転させる回転成膜法との組み合わせによって成膜し、

前記導電膜は、前記第1の回転板の公転を停止し、前記第2の回転板を自転させる回転成膜法によって成膜する。

【請求項2.0】 請求項1.4に記載された製造方法であつて、

前記磁区制御膜は、蒸着によって成膜され、前記導電膜は、スパッタリングによって成膜される。

【請求項2.1】 請求項1.4に記載された製造方法であつて、

前記磁区制御膜及び前記導電膜は、異なる真空成膜室内で成膜される。

【請求項2.2】 磁気抵抗効果素子を含む薄膜磁気ヘッドの製造方法であつて、

前記磁気抵抗効果素子は、請求項1.4乃至2.1の何れかに記載された方法によって製造される。

【発明の詳細な説明】

【0.0.0.1】

【発明の属する技術分野】本発明は、磁気抵抗効果素子(以下MR素子と称する)、薄膜磁気ヘッド及びそれらの製造方法に関する。

【0.0.0.2】

【従来の技術】磁気ディスクドライブ装置が小型化される傾向の中で、MR素子を読み取り素子として用いた薄膜磁気ヘッドは、出力が磁気ディスクとの間の相対速度に関係しないため、高記録密度で磁気記録媒体に記憶されている情報を読み取るのに適した磁気変換器として従来より知られている。

【0.0.0.3】薄膜磁気ヘッドに用いられる磁気変換素子は、例えば、特開平3-125311号公報等で知られている。この文献に開示された磁気抵抗読み取り器は、中央能動領域と、一対の端部受動領域とを有する。中央能動領域は、磁気抵抗効果膜(以下MR膜と称する)、非磁性膜

及び軟磁性膜を含み、軟磁性膜がMR膜に横バイアスを加える。一対の端部受動領域は、磁区制御膜と、導電膜とを含む。磁区制御膜のそれぞれは、中央能動領域の相対する両側に互いに間隔を隔てて積層され、導電膜は磁区制御膜の上に付着される。

【0.0.0.4】中央能動領域に含まれる軟磁性膜は、MR膜に横バイアスを加え、それによって、磁気的に記録されたデータを読み取る際の線形動作を確保する。磁気記録媒体上の磁気記録データから生じる磁界が、MR膜に対し、MR膜の磁化の方向と交叉する方向に加わると、MR膜の磁化の方向が変化する。そして磁化の方向に応じてMR膜の抵抗値が変化し、それに対応したセンス電流が流れる。磁気記録媒体上の磁気記録データから生じる磁界がMR膜の磁化の方向と一致するときは、磁化の方向が変化しないので、MR膜の抵抗値は殆ど変化しない。

【0.0.0.5】磁区制御膜は、MR膜に縦バイアスを加え、バルクハウゼンノイズを防止するために備えられる。米国特許4,024,489号明細書は、磁区制御膜として、硬磁性バイアス膜を用いたMRセンサを開示している。

【0.0.0.6】上述したMR素子において、MR膜に対する磁区制御膜の付着領域近傍では、磁区制御膜による縦バイアスが強く、横バイアスがかからないため、センサとして動作しない不感帯域を生じる。不感帯域はセンサとして機能せず、磁気抵抗センサ回路の電気抵抗値を増加させる。磁気抵抗センサ回路の電気抵抗値が増加すると、磁気抵抗センサ回路としての性能に制限が加わるばかりでなく、高密度電流に起因するエレクトロマイグレーション発生の危険性を增幅させる。

【0.0.0.7】不感帯域による電気抵抗値を低減させる手段として、不感帯域を越えて、中央能動領域の両側端に導電膜を付与する。その際、不感帯域はMR膜の両側端に均等に生じるため、導電膜は、MR膜の両側端において均等に成膜する必要がある。不均等になると、依然として、不動作領域による電気抵抗値の増大、あるいは、導電膜の下層の動作可能なMR膜による磁気的信頼性的低下を招くことになる。

【0.0.0.8】例えば、U.S.Pat.No.5,438,470号は、導電膜のみを中央能動領域に重ねる構造、及び、磁区制御膜と導電膜とを、同一の寸法で、中央能動領域に重ねる構造を開示している。しかし、導電膜のみを中央能動領域に重ねる構造の場合、磁区制御膜の側端面を、中央能動領域の側端面に一致するように、正確に位置合わせなければならないという製造上の困難性を生じる。また、磁区制御膜と導電膜とを同一の寸法で、中央能動領域に重ねる構造は、上記特許明細書で述べているような問題点を生じる。

【0.0.0.9】更に、U.S.Pat.No.5,438,470号は中央能動領域に対する導電膜の重なり寸法を、MR膜の両側端に

において均等化した構造を開示している。しかし、導電膜の重なり寸法を均等化するための手段については何も言及していない。

## 【0010】

【発明が解決しようとする課題】本発明の課題は、不感帯域による電気抵抗値増大を招くことのないMR素子、薄膜磁気ヘッド、及び、それらの製造方法を提供することである。

## 【0011】

【課題を解決するための手段】上述した課題解決のため、本発明に係るMR素子は、中央能動領域と、端部受動領域とを含む。前記端部受動領域は、前記中央能動領域の両側端に備えられ、前記端部受動領域のそれぞれは、磁区制御膜と、導電膜とを含んでいる。

【0012】前記磁区制御膜は、前記中央能動領域の表面に部分的に重なっている。前記導電膜は、前記磁区制御膜の表面に付着され、前記磁区制御膜及び前記中央能動領域の表面に重なっている。前記中央能動領域の表面に対する前記導電膜の重なり寸法は、前記中央能動領域の表面に対する前記磁区制御膜の重なり寸法よりも大きい。

【0013】導電膜の中央能動領域に対する重なり寸法を、磁区制御膜のそれよりも大きぐすることにより、中央能動領域の両側端において、磁区制御膜に起因して生じる不感帯域を、導電膜によって実質的に電気的にバイパスし、磁気抵抗センサ回路における電気抵抗値の増大を回避することができる。

【0014】しかも、本発明によれば、磁区制御膜の側端面を、中央能動領域の側端面に準致するように、正確に位置合わせしなければならないという製造上の困難性を回避することができる。

【0015】導電膜の中央能動領域に対する重なり寸法を、磁区制御膜のそれよりも大きぐする手段として、本発明においては、磁区制御膜及び導電膜を、互いに異なる成膜条件で成膜する手段を採用する。かかる成膜方法によれば、磁区制御膜及び導電膜を、MR膜の両側端において均等で、かつ、適切な重なり寸法となるように、個別に成膜できる。

【0016】選択されるべき成膜条件には、スパッタリング、蒸着または両者の組み合わせ等の真空成膜方法が含まれる。蒸着はスパッタリングよりも重なり寸法が小さくなるので、磁区制御膜は蒸着によって成膜し、導電膜はスパッタリングによって成膜することにより、磁区制御膜及び導電膜の間の重なり寸法に差を生じさせることができる。また、導電膜を、MR膜の両側端に均等に成膜することができる。

【0017】スパッタリングのみを用いる場合であっても、基板の公転の有無、基板の位置、スパッタガス圧、スパッタゲット—基板間距離等、各種の成膜条件を設定することができ、これらの成膜条件を最適化することに

より、磁区制御膜及び導電膜を、MR膜の両側端において均等で、かつ、適切な重なり寸法となるように、個別に成膜できる。

【0018】本発明に係る薄膜磁気ヘッドの製造方法において、MR素子を製造するに当たり、本発明に係る製造方法が適用される。従って、薄膜磁気ヘッドの製造方法においても、MR素子の製造上の利点を、そのまま得ることができる。

## 【0019】

【発明の実施の形態】図1、2を参照すると、本発明に係るMR素子は、中央能動領域1と、端部受動領域2、3とを含み、これらは基板4によって支持されている。中央能動領域1は、MR膜11、非磁性膜12及び軟磁性膜13とを含む(図2参照)。軟磁性膜13はMR膜11に横バイアスを印加するものであって、図示では基板4の上において最下層を構成する。非磁性膜12は軟磁性膜13の上に積層されている。

【0020】MR膜11は非磁性膜12の上に積層されている。MR膜11は、例えばパーマロイによって形成される。その組成、厚み及び製造方法等は、当該技術分野の通常の知識を有するものにとて周知である。

【0021】軟磁性膜13は、例えばNi-Fe-Rh、Ni-Fe-Crまたはアモルファスによって構成された磁気抵抗効果のない、または小さい磁性膜であり、例えば50～300オングストロームの膜厚となるように形成されている。非磁性膜12は例えば50～200オングストロームの膜厚を有するTa膜によって構成される。この積層構造は、この種のMR素子で通常用いられる構造である。

【0022】磁気異方性MR膜11を利用する場合の別の構成例としては、軟磁性膜13、非磁性膜12及びMR膜11を順次に積層した上で、更にMR膜11の上に10～50オングストローム程度の膜厚を有するTa膜を積層した4層構造のものも知られている。

【0023】中央能動領域1としては、上述の磁気異方性MR膜11を利用したものほか、スピンドルバブル膜を利用したもの、強磁性トンネル接合効果膜を利用したGMR膜等も用いることができる。

【0024】端部受動領域2、3は、中央能動領域1の両側面に接続されており、中央能動領域1にセンサ電流を流し、または、必要な磁気バイアスを加える。端部受動領域2、3は、磁区制御膜21、31を含む。磁区制御膜21、31はMR膜11に縦バイアスを加える。

【0025】磁区制御膜21、31は硬磁性膜によって構成できる。この場合には、着磁された硬磁性膜21、31より生じる磁場を利用して、MR膜11に均一な縦バイアスを加え、磁区の動きに起因するバルクハウゼンノイズの発生を阻止できる。硬磁性膜の例はCoPtであり、例えば200オングストローム前後の膜厚として形成される。

【0026】磁区制御膜21、31は反強磁性膜によって構成できる。この場合には、反強磁性膜とMR膜11との間に生じる反強磁性-強磁性交換結合を利用して、MR膜11に均一な縦バイアスを加え、磁区の動きに起因するバルクハウゼンノイズを防止できる。反強磁性膜の例はFe-MnまたはNi-Mnの膜であり、例えば200オングストローム前後の膜厚として形成される。磁区制御膜21、31を反強磁性膜によって構成する場合は、その下に強磁性膜を設ける必要がある。

【0027】端部受動領域2、3は、磁区制御膜21、31の他に、導電膜22、32を含む。導電膜22、32のそれぞれは、中央能動領域1の領域上で磁区制御膜21、31に重なるパターンを有して磁区制御膜21、31上に付着されている。このため、中央能動領域1の両側において、主として、導電膜22、32を通して、センス電流を中央能動領域1に供給することができる。導電膜22、32は例えばTiW/Taの積層膜よりなる。

【0028】MR膜11に対する磁区制御膜21、31の付着領域近傍では、磁区制御膜21、31による縦バイアスが強く、横バイアスがかからぬいため、センサとして動作しない不感帯域を生じること、不感帯域はセンサとして機能せず、磁気抵抗センサ回路の電気抵抗値を増加させること、そのため、磁気抵抗センサ回路としての性能に制限が加わるとともに、高密度電流に起因するエレクトロマイグレーション発生の危険性を増幅させることは既に述べた通りである。

【0029】不感帯域による電気抵抗値を低減させる手段として、本発明においては、導電膜22、32の中央能動領域1に対する重なり寸法W2を、磁区制御膜21、31の重なり寸法W1よりも大きくする。本発明において、重なり寸法W1、W2とは、中央能動領域1の表面で見た磁区制御膜21、31または導電膜22、32の重なり寸法をいう(図2参照)。

【0030】導電膜22、32の中央能動領域1に対する重なり寸法W2を、磁区制御膜21、31の重なり寸法W1よりも大きくすることにより、中央能動領域1の両側端において、磁区制御膜21、31に起因して生じる不感帯域を、導電膜22、32によって実質的に電気的にバイパスし、磁気抵抗センサ回路における電気抵抗値の増大を回避することができる。

【0031】中央能動領域1の表面に対する導電膜22、32の重なり寸法W2は、中央能動領域1の両側端において均等である。

【0032】中央能動領域1の表面に対する導電膜22、32の重なり領域は、中央能動領域1に生じる不感帯域を越えなければならない。不感帯域は磁区制御膜21、22の残留磁束密度と膜厚との積に依存し、通常、中央能動領域1の側端面から約0.15~0.5μm程度である。従って、導電膜22、32の中央能動領域1に対する重なり寸法W2は、通常の条件では、約0.1

5~0.5μmを越える値に設定する。不感帯域の値が変動すれば、それに応じて、重なり寸法W2を変えることは勿論である。

【0033】導電膜22と導電膜32との間の間隔は、磁気ヘッドへの適用においては、要求されるトラック幅を満たすように定めなければならない。従って、この場合には、重なり寸法W2の最大値は、トラック幅による制限を受けることになる。

【0034】本発明は、磁区制御膜21、31が、重なり寸法W1をもって、中央能動領域1に部分的に重なることを許容する。従って、磁区制御膜21、31の側端面を、中央能動領域1の側端面に一致するように、正確に位置合わせしなければならないという製造上の困難性を回避することができる。

【0035】図1及び図2に示したMR素子を得るに当たり、本発明において、磁区制御膜21、31及び導電膜22、32を、互いに異なる成膜条件で成膜する。かかる成膜方法によれば、磁区制御膜21、31及び導電膜22、32を、MR膜11の両側端において均等で、かつ、適切な重なり寸法W1、W2となるように、個別に成膜できる。次に、添付図面を参照し、本発明にかかる成膜法の具体例を説明する。

【0036】まず図3及び図4は、真空成膜法としてスパッタリングを採用した場合を示している。図3において、基板4の一面上には、既に、中央能動領域1が成膜されている。中央能動領域1の成膜方法については、従来より提案されている技術またはこれから提案されることがある技術を採用できる。基板4は通常はウエハであり、その一面上に多数の中央能動領域1が成膜され、整列されている。中央能動領域1の上方にはマスク5が配置されている。図示されたマスク5は、中央能動領域1を形成する場合に用いられるリフトオフ法によって残されたレジスト膜である。

【0037】磁区制御膜21、31は、図3に示すように、基板4の一面に対して垂直方向に入射する原子を主とする成膜条件でスパッタ成膜する。磁区制御膜21、31が、図1及び図2に示したように、CoPtでなる場合は、基板4の一面に対して垂直方向に入射するCo及びPtの原子が、磁区制御膜21、31の成膜に利用される。基板4の一面に対して垂直方向に入射するCo及びPtの原子が主に利用されるので、図4に示すように、磁区制御膜21、31の重なり寸法W1は非常に小さくなる。

【0038】図3及び図4に示した磁区制御膜21、31の成膜工程の後、図5に示すように、基板4の一面に対して斜め方向に角度θで入射する原子を主とする成膜条件で、導電膜22、32を成膜する。導電膜22、32がTiW/Taの積層膜である場合は、TiW膜の成膜、次に、Ta膜のスパッタ成膜を行なう。導電膜22、32のスパッタ成膜は、基板4の一面に対して斜め

方向に入射する原子を主として行なわれるので、導電膜22、32の重なり寸法W2は、磁区制御膜21、31の重なり寸法W1より大きくなる(図6参照)。この構造によれば、中央能動領域1の両側端において、磁区制御膜21、31に起因して生じる不感帶域を、導電膜22、32によって実質的に電気的にバイパスし、磁気抵抗セジサ回路における電気抵抗値の増大を回避することができる。

【0039】しかも、上記成膜法によれば、磁区制御膜21、31及び導電膜22、32を、MR膜11の両側端において均等でかつ、適切な重なり寸法W1、W2となるように、個別に成膜できる。そのため、MR膜11の両側端において、導電膜22、32を均等に成膜し、不均等による電気抵抗値の増大、あるいは、導電膜22、32の下層の動作可能なMR膜11による磁気の信頼性の低下を確実に回避することができる。図5及び図6に示した導電膜成膜工程が終了した後、マスク5を除去する(図7参照)。

【0040】図8及び図9は別の実施例を示している。この実施例においても、真空成膜法としてスパッタリングが採用されている。一面上に中央能動領域を形成した基板4は回転板60の上に搭載されている。回転板60は図示しない駆動装置により矢印a1の方向に回転駆動される(図9参照)。この場合の回転板60の回転を公転と称することとする。回転板60の上方には、Co及びPtのターゲット61及びTaのターゲット62が配置されている。回転板60及びターゲット61、62は真空成膜室6の内部に配置されている。

【0041】まず、磁区制御膜は、図8に示すように、回転板60を静止させる静止成膜法で成膜する。これにより、基板4の一面に対して垂直方向に入射する原子を主とする成膜条件で、磁区制御膜がスパッタ成膜される。

【0042】次に、図9に示すように、回転板60を矢印a1の方向に公転させる回転成膜法によって、導電膜をスパッタ成膜する。これにより、導電膜のスパッタ成膜が、基板4の一面に対して斜め方向に入射する原子を主として行なわれる。導電膜の重なり寸法が、磁区制御膜の重なり寸法より大きくなる。

【0043】また、磁区制御膜及び導電膜の重なり寸法は、基板4に対するターゲット61の距離及びターゲット62の距離を変えることにより、調整することができる。導電膜の重なり寸法が、磁区制御膜の重なり寸法より大きくなるようにするためにには、通常は、基板4に対するターゲット61の距離を、基板4に対するターゲット62の距離よりも大きくする。

【0044】図10及び図11は本発明に係る製造方法の別の実施例を示している。この実施例においても、真空成膜法として、スパッタリングが採用されている。一面上に中央能動領域を形成した基板4は、回転板60の

上に搭載されている。磁区制御膜は、図10に示すように、マスク63による絞りと、回転板60を公転させる回転成膜法との組み合わせによって成膜する。回転板60を公転させても、マスク63による絞りが働くため、磁区制御膜は、基板4の一面に対して垂直方向に入射する原子を主とする成膜条件でスパッタ成膜される。

【0045】次に、導電膜は、図11に示すように、回転板60を公転させる回転成膜法によって成膜する。

【0046】図12及び図13は本発明に係る製造方法の更に別の実施例を示す図である。真空成膜法としては、スパッタリングが採用されている。この実施例では、第1の回転板60及び第2の回転板65を含んでいる。第2の回転板65は、第1の回転板60上に、回転中心から離れた位置に設けられている。第1の回転板60は矢印a1の方向に公転し、第2の回転板65は矢印b1で示す方向に自転する(図13参照)。中央能動領域を既に形成してある基板4は、第2の回転板65の自転中心からオフセット△dを付して、第2の回転板65の一面上に設けられている。

【0047】まず、磁区制御膜は、図12に示すように、マスク63による絞りと、第1の回転板60を公転させる回転成膜法との組み合わせによって成膜する。第1の回転板60を公転させても、マスク63による絞りが働くため、磁区制御膜は、基板4の一面に対して垂直方向に入射する原子を主とする成膜条件でスパッタ成膜される。

【0048】次に、導電膜は、図13に示すように、第1の回転板60の公転を停止し、第2の回転板65を、矢印b1の如く自転させる回転成膜法によって成膜する。基板4は、第2の回転板65の自転中心からオフセット△dを付して、第2の回転板65の一面上に設けられているから、導電膜のスパッタ成膜が、基板4の一面に対して斜め方向に入射する原子を主として行なわれ、導電膜の重なり寸法が、磁区制御膜の重なり寸法より大きくなる。

【0049】図14は本発明に係る製造方法の更に別の実施例を示している。この実施例の特徴は、磁区制御膜及び導電膜を、異なる真空成膜室71～73内で成膜するようにしたことである。中央能動領域を形成した基板4は、例えばロボット8等により、各真空成膜室71～73内に出し入れされる。実施例は、磁区制御膜をCo-Ptによって構成し、導電膜をTiW/Taによって構成する場合を示し、CoPt成膜用の真空成膜室71と、Ta成膜用真空成膜室72と、TiW成膜用真空成膜室73とを備え、ロボット8は、矢印c1で表示する如く駆動して、成膜順序に従って、基板4を真空成膜室71～73の間で出し入れする。真空成膜室数は、形成すべき膜数に応じた数だけ準備する。真空成膜室71～73において選択されるべき成膜条件としては、スパッタリング、蒸着または両者の組み合わせ等の真空成膜方法が含

まれる。蒸着はスパッタリングよりも重なり寸法が小さくなるので、真空成膜室7-1における磁区制御膜の成膜は蒸着によって行ない、真空成膜室7-2、7-3における導電膜の成膜はスパッタリングによって行なうことができる。これにより、磁区制御膜及び導電膜の間の重なり

寸法に差を生じさせることができる。また、導電膜を、MR膜の両側端に均等に成膜することができる。

【0050】次に具体的な実施例について説明する。表1は、図8及び図9に示したような成膜方法によって成膜した場合のデータを示している。

表1

条件	膜	CoPt	Ta
成膜法	スパッタリング	スパッタリング	
基板静止/回転	静止	回転	
基板オフセット	なし	なし	
スパッタガス (Pa)	0.1	0.5	
基板-ターゲット間距離	150	70	
重なり寸法 (W1, W2)	0.1	0.3	

【0051】表1に示すように、CoPtによって構成された磁区制御膜の重なり寸法W1が、0.1μmであるのに対し、Taによって構成された導電膜の重なり寸法W2は0.3μmとなった。表1は、片側で見た不感帯域が0.2μmであるときの最適重なり寸法を与えている。異なる不感帯域の寸法に対しては、成膜条件を変え、その不感帯域の寸法に最適な、重なり寸法W1、W2を得ることができる。

【0052】図15は上述したMR素子を読み取り素子として用い、誘導型MR素子を書き込み素子として用いた薄膜磁気ヘッドの断面図を示している。図16は図15に示した薄膜磁気ヘッドの磁気変換素子部分の拡大断面図である。

【0053】図示の薄膜磁気ヘッドは、スライダ100の上にMR素子で構成された読み取り素子8及び誘導型MR素子である書き込み素子9を有する。

【0054】スライダ100はセラミック構造体で構成され、Al<sub>2</sub>O<sub>3</sub>-TiC等でなる基体の上にAl<sub>2</sub>O<sub>3</sub>またはSiO<sub>2</sub>等でなる絶縁膜が設けられている。スライダ100は磁気ディスクと対向する一面側に空気ペアリング面（以下ABS面と称する）101を有する。スライダ100としては、磁気ディスクと対向する面側にレール部を設け、レール部の表面をABS面として利用するタイプの外に、磁気ディスクと対向する面側がレール部を持たない平面状であつて、平面のほぼ全面をABS面として利用するタイプ等も知られている。

【0055】読み取り素子8は絶縁膜4の内部に膜状に埋設されている。参照符号8-1は下部シールド膜であり、センダスト、パーマロイまたは窒化鉄などの磁性膜によって構成されている。読み取り素子8は上部シールド膜9-1を含んでいる。上部シールド膜9-1はパーマロイまたは窒化鉄などの磁性膜によって構成されている。

【0056】読み取り素子8は、前述した本発明に係る製造方法によって得られたMR素子で構成されている。従って、不感帯域による電気抵抗値増大を招くことのないMR素子を有する薄膜磁気ヘッドを得ることができる。

【0057】書き込み素子9は、上部シールド膜を兼ねている下部磁性膜9-1、上部磁性膜9-2、コイル膜9-3、アルミナ等でなるギャップ膜9-4、有機樹脂で構成された絶縁膜9-5及び保護膜9-6などを有して、絶縁膜9-4の上に積層されている。下部磁性膜9-1及び上部磁性膜9-2の先端部は微小厚みのギャップ膜9-4を隔てて対向するポール部P1、P2となっており、矢印Xの方向に高速移動する磁気ディスク（図示しない）に対して、ポール部P1、P2において書き込みを行なう。下部磁性膜9-1及び上部磁性膜9-2は、そのヨーク部がポール部P1、P2とは反対側にあるバックギャップ部において、磁気回路を完成するように互いに結合されている。絶縁膜9-5の上に、ヨーク部の結合部のまわりを渦巻状にまわるように、コイル膜9-3を形成してある。図示された書き込み素子9は単なる例であり、このような構造に限定されるものではない。

#### 【0058】

【発明の効果】以上述べたように、本発明によれば、不感帯域による電気抵抗値増大を招くことのないMR素子、薄膜磁気ヘッド、及びそれらの製造方法を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明に係る製造方法によって得られるMR素子の平面図である。

【図2】図1の2-2線上における断面図である。

【図3】図1及び図2に示したMR素子を得るための製造工程を示す図である。

【図4】図3に示した工程を経た後の状態を示す図である。

【図5】図3及び図4に示した工程の後の工程を示す図である。

【図6】図5に示した工程を経た後の状態を示す図である。

【図7】図5及び図6の工程を経た後の工程を示す図である。

【図8】本発明に係る製造方法の例を概略的に示す図である。

【図 9】図 8 に示した工程の後の工程を概略的に示す図である。

【図 10】本発明に係る製造方法の別の例を概略的に示す図である。

【図 11】図 10 に示した工程の後の工程を概略的に示す図である。

【図 12】本発明に係る製造方法の別の例を概略的に示す図である。

【図 13】図 12 に示した工程の後の工程を概略的に示す図である。

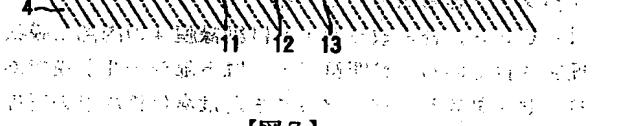
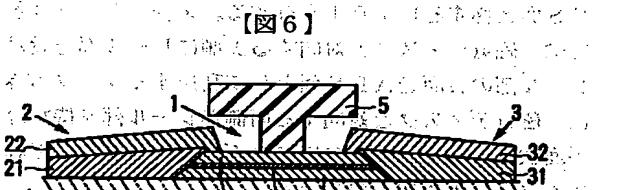
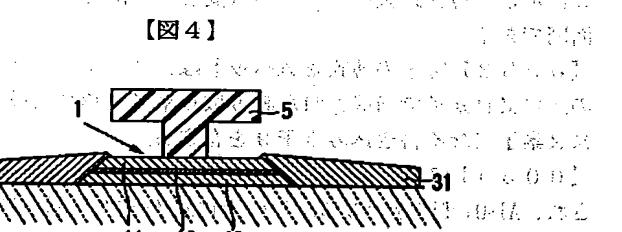
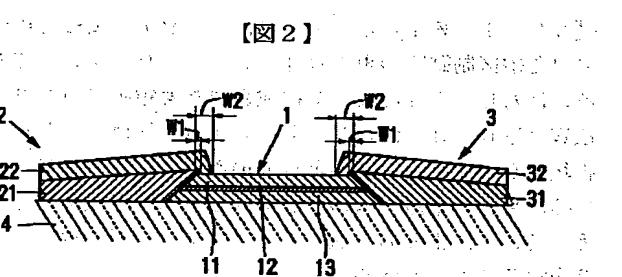
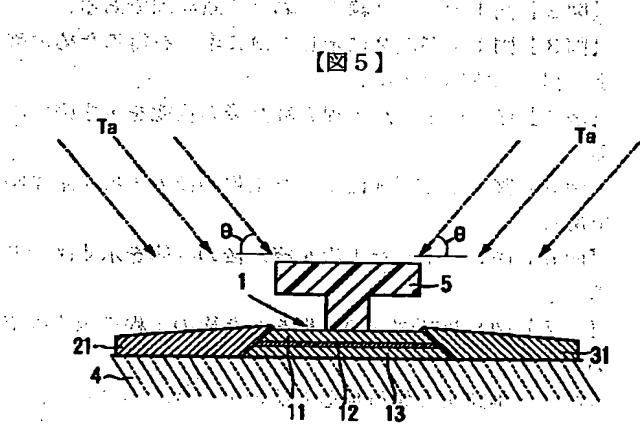
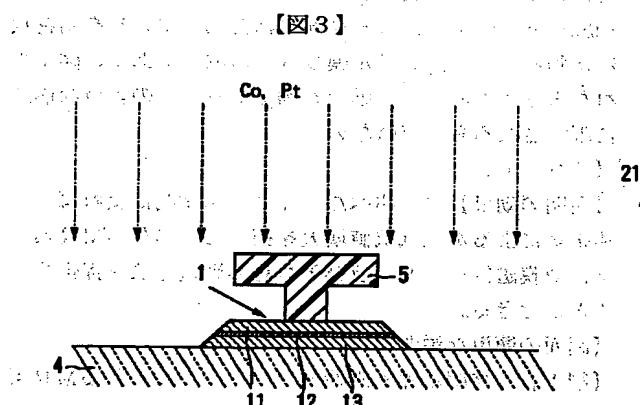
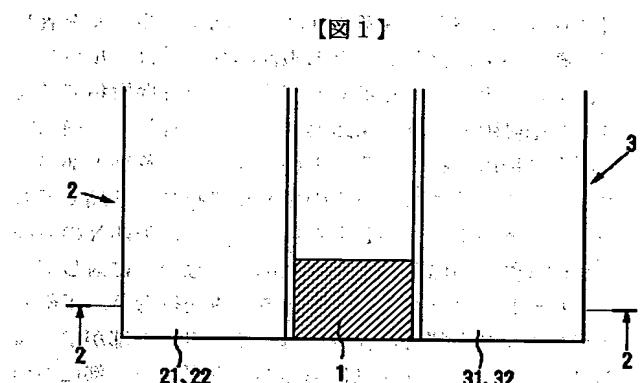
【図 14】本発明に係る製造方法の別の例を概略的に示す図である。

【図 1-5】本発明に係る製造方法によって得られる薄膜磁気ヘッドの拡大断面図である。

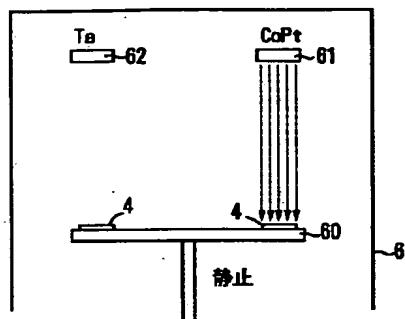
【図 1-6】図 1-5 に示した薄膜磁気ヘッドの磁気変換素子部分の拡大断面図である。

【符号の説明】

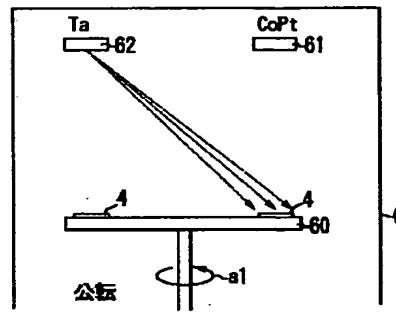
1	中央能動領域
2、3	端部受動領域
2.1、3.1	磁区制御膜
2.2、3.2	導電膜
W-1	磁区制御膜の重なり寸法
W-2	導電膜の重なり寸法



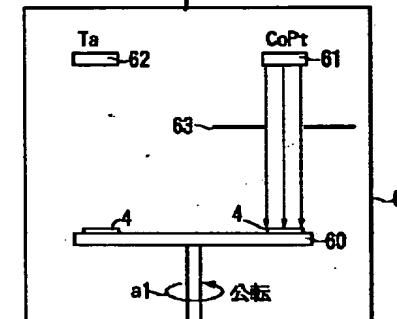
【図 8 】



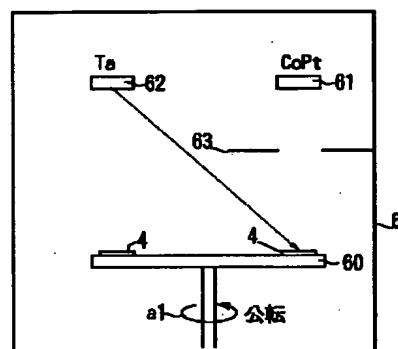
【図 9 】



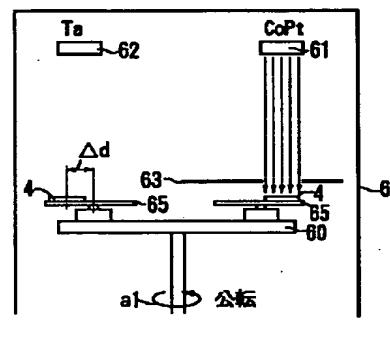
【図 1 0 】



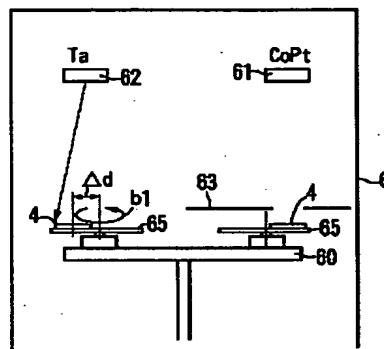
【図 1 1 】



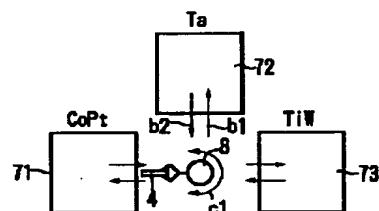
【図 1 2 】



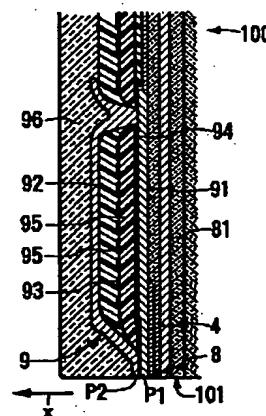
【図 1 3 】



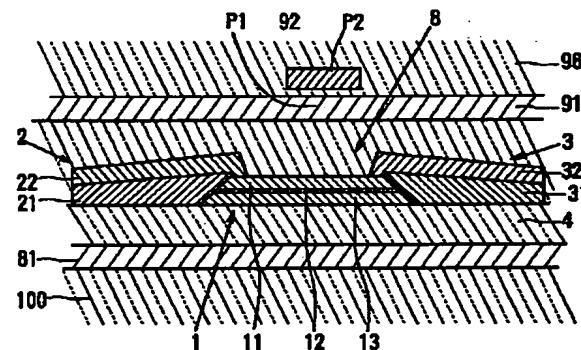
【図 1 4 】



【図 1 5 】



【図 1 6 】



**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**